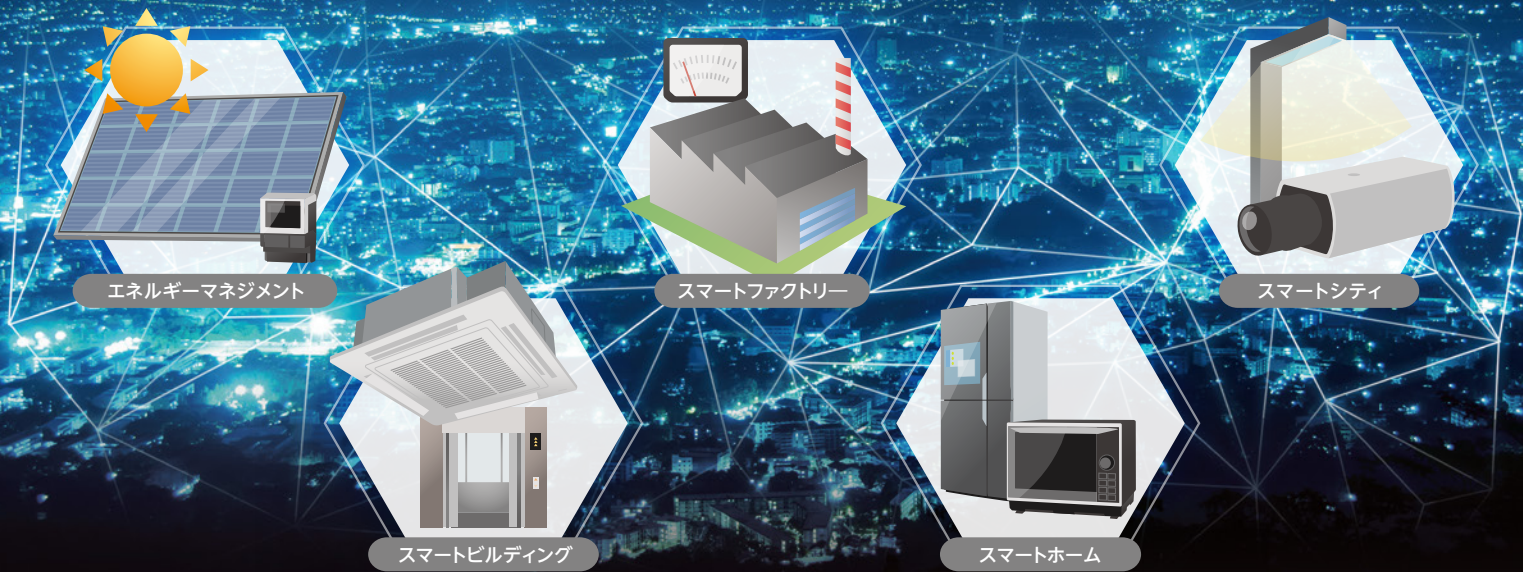


既設のメタル線(制御線、同軸線、電力線など)を活用して  
 高速にデータ伝送できる国際標準規格IEEE 1901-2020準拠の  
 半導体IPコアを提供します



### 有線通信の高速化、長距離化、省線化を実現

#### HD-PLC™4 IPコア

- HD-PLC™3 互換の250 Mbpsの標準モードをベースに、利用周波数帯域を4分割、2分割に狭帯域化または2倍、4倍に広帯域化することで、長距離化(10 km\*)、高速化(最大1 Gbps)可能  
\*マルチホップ機能有効時の当社実測結果です。条件によって変わる場合があります。
- マルチホップ機能により、最大1024ノードの広域ネットワーク化に対応、スマートシティや社会システムに活用可能
- IEEE、ITU-Tなど国際標準規格に対応
- 用途に合わせた機能選択により、省リソース化対応可能
- HD-PLC™ テストサイトで互換認証や性能評価の環境を提供
- アナログ・フロントエンドのIPコアの提供も可能



1つのIPコアで実現

#### ターゲットアプリケーション例

- |  |  |  |
|--|--|--|
| <ul style="list-style-type: none"> <li>● ビルオートメーション/スマートビルディング<br/>HVAC、スマートエレベーター、入退室管理</li> <li>● スマートグリッド/エネルギー管理<br/>スマートメーター、マイクロインバータ、太陽光発電、蓄電池、EV</li> <li>● スマートシティ<br/>監視カメラシステム、スマートストリートライト、デジタルサイネージ、宅配ボックス</li> </ul> | <ul style="list-style-type: none"> <li>● 照明制御<br/>オフィス、住宅、街路灯、景観照明</li> <li>● スマートファクトリー</li> <li>● インターホンシステム</li> <li>● スマートホーム</li> <li>● 家電</li> <li>● ナースコール</li> </ul> | <ul style="list-style-type: none"> <li>● 制御線-Ethernetアダプター</li> <li>● 同軸線-Ethernetアダプター</li> <li>● 電力線-Ethernetアダプター</li> <li>● 制御線-シリアルアダプター</li> <li>● 同軸線-シリアルアダプター</li> <li>● 電力線-シリアルアダプター</li> <li>● HD-PLC™組込モジュール</li> </ul> |
|--|--|--|

## IP コア仕様

### ■HD-PLC™4 IPコア仕様

- IEEE 1901-2020(IoT PLC)、ITU-T G.9972(異種PLC方式共存仕様)規格対応
- ITU-T G.9905(マルチホップ) ※オプション
- 欧州標準規格 EN 50561-1:2013 (動的ノッチ、動的パワー制御機能)対応
- LONMARK規格 ANSI/CTA 709.8対応 ※オプション

### ■μコアによる通信制御

- 低CPU負荷での自立PLC通信
- Ethernet通信制御 (お客様採用Ethernet MACへのカスタマイズ対応可)

### ■用途に応じたモード切替

- 高速モード(1 Gbps/500 Mbps) ※オプション
- 標準モード(250 Mbps)
- 長距離モード(標準モード比1.5倍/2倍)

### ■チャンネル通信

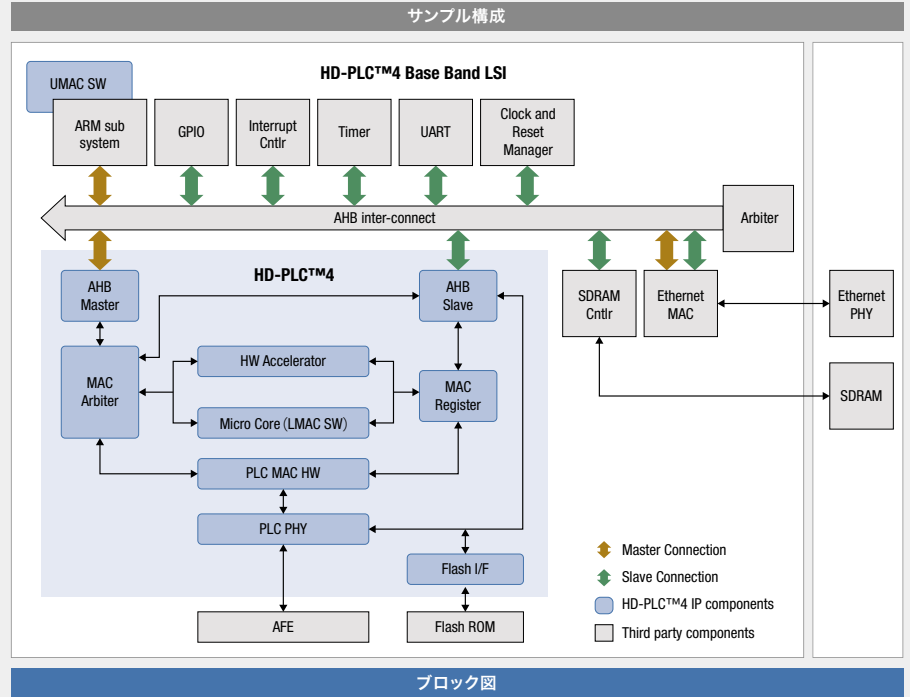
- 通信帯域を分割し、チャンネル生成可能(最大4 ch)

### ■誤り訂正方式

- リード・ソロモン符号/畳み込み符号
- LDPC-CC ※レスオプション可能

### ■システムインターフェース仕様

- 32 bit マスターI/F、32 bit スレーブI/F
- AHB/AXI選択可



## IP コア開発サポート

### ■ボード開発

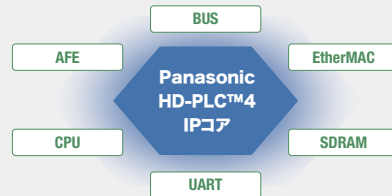
- 回路組込み設計
- 高密度設計による省スペース設計
- システム仕様へのカスタマイズ
- 環境試験、性能評価



### ■FPGA開発

- 当社FPGA実装プラットフォーム
- 周辺IPコア情報等の提供

高速有線通信IPコア/周辺回路組込設計



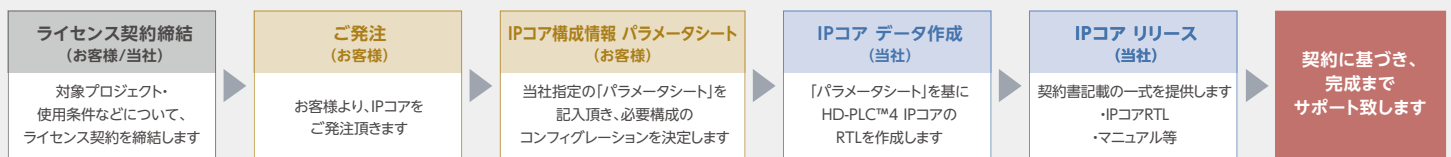
### ■ソフトウェア開発

- パラメータ設定用ファームウェア設計
- 各種評価用ツール、解析ツールなど

	Application*	PLCCORE	提供IP
SOFTWARE	uCode1	uCode2	CPU
	uCode3*		μCore
HARDWARE	PLC MAC	Ether MAC	
	PLC PHY	Ether PHY	

\*Application と uCode3 についてはサンプルが提供されます。

## IP コアリリースまでの流れ



## IP コアリソース情報

### ■お客様仕様に合わせてカスタマイズ致します

想定用途別FPGAリソース一覧(インテル® Arria® 10 SoC FPGA利用時のリソース例) Wavelet OFDM major specification on FPGA

	FPGA HW Resources						Memory Resources		想定用途
	ALMs	Combinational ALUTs	Logic Registers	Memory Bits	DSP Blocks	Clocks[MHz]	SW object Size(includes uCode)	Required Work Memory Size	
標準モード	117,315	172,300	151,354	23,078,828 ROM : 160,768 DPRAM : 6,140,844 SPRAM : 16,777,216	136	250/125/62.5/ 31.25/50/25	620 kB	14 MB	電力線用 Ethernetアダプター
2倍モード LDPCなし	104,849	148,017	131,874	22,384,948 ROM : 160,768 DPRAM : 5,446,964 SPRAM : 16,777,216	136	250/125/62.5/ 31.25/50/25	550 kB	10 MB	同軸用 LANコンバーター

- HD-PLC™ はパナソニックが提唱する高速電力線通信方式の名称で、日本及びその他の国での登録商標もしくは商標です。
- インテル® Arria®はアメリカ合衆国およびその他の国におけるIntel Corporationまたはその子会社の商標または登録商標です。

- 製品の仕様およびデザインは予告なく変更する場合があります。
- 実際の製品には、ご使用上の注意を表示しているものがあります。●画像、イラストは説明のためのイメージです。