

新規のASICを用いる場合でも、商品の開発期間を短くしたい

お困り事： 新規のASICを採用する場合、ASICとPCBのやり取り、ASICの設計待ち時間などにより、商品設計期間が長期化する

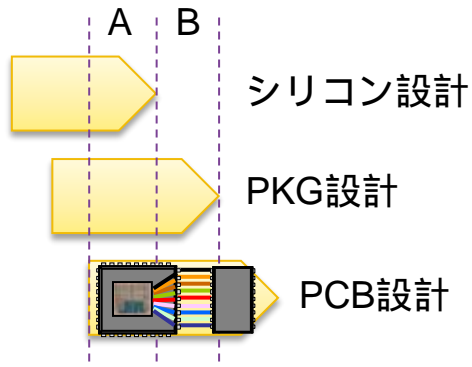
一般設計



- 長期化要因
- PKG設計中、PCB設計は待機
 - PKG設計時にPCBの考慮が不十分な場合、PCBの配線、コネクタ接続が難易度UP

ASIC仕様の決定後、PCBだけで設計マージンを調整するのではなく、ASICの開発段階から協調し、シリコン設計、PKG設計と全体でフロアプラン、設計マージンを試算、各レイアウトを最適化する

リーン設計



- ポイント
- シリコン + PKG + PCBでフロアプラン
- 【フェーズA】
- 配線クロス解消
- 【フェーズB】
- 遅延量整合

協調設計の効果

- 映像駆動LSI (2007年度)
LSI・PKG・PCB設計総工数 31%
- 映像駆動LSI (2009年度)
構想 ~ PCB設計工数 50%

LSI設計からの協調により、AV系ASICでトータル設計期間を2ヶ月減